

MODELUL DE PROCESARE CONCURRENTĂ A DATELOR PENTRU EVALUAREA PARAMETRILOR SPAȚIU-TIMP AI PLACHETELOR CU CABLAJ IMPRIMAT

Dmitri CALUGARI^{1,3}, Constantin ABABII², Dimitrie BORDIAN³,
Andrei DUBOVOI^{1,3}, Neonil ROȘCA³, Iulian LUNGU³

¹ICG Engineering, R. Moldova; ²SCHUNK Electronic Solutions GmbH, Germany;
³Universitatea Tehnică a Moldovei, R. Moldova

Abstract: În lucrarea de față sunt prezentate rezultatele dezvoltării unui model de procesare concurrentă a datelor pentru evaluarea parametrilor spațiu-timp ai plachetelor PCB. Este prezentată schema funcțională a sistemului și a blocului de logică Fuzzy. Modelul de procesare prezintă un sistem de ecuații diferențiale în parametri parțiali.

Cuvinte cheie: Procesarea semnalelor multidimensionale, procesarea concurrentă a datelor, model spațiu-timp, evaluarea parametrilor spațiu-timp, PCB.

Introducere

Modelele de procesare concurrentă a semnalelor multe-dimensionale [1] prezintă metodele de bază pentru analiza proceselor dinamice care au loc în Plachetele cu Cablaj Imprimat (PCB). Topologic un PCB prezintă o mulțime de conductoare, de diferite forme și lungimi, amplasate pe una, doua sau mai multe suprafețe (straturi). Este evident faptul ca testarea parametrică a acestor plachete să fie efectuată până la amplasarea elementelor de circuit, totodată asigurându-se toți parametrii funcționali prin generarea de semnale de test și a sarcinilor respective care sa simuleze comportamentul circuitului real [2-5].

Pentru un PCB este foarte importantă și analiza parametrică a acesteia în raport cu spațiul trei-dimensional (XYZ) și în timp (spațiu-timp).

Scopul cercetărilor efectuate este identificarea unui model care să asigure procesarea concurrentă a datelor pentru analiza parametrilor spațiu-timp în PCB.

1. Formularea problemei

Fie este definit[placheta PCB (Figura 1) care include: $\mathbf{U}^{In} = \{u_i^{In}, \forall i = \overline{1, N}\}$ - vectorul semnalelor de intrare ($N = 5$); $\mathbf{U}^{Out} = \{u_j^{Out}, \forall j = \overline{1, K}\}$ - vectorul semnalelor de ieșire ($K = 6$), unde $u_j^{Out} = g_j(\mathbf{U}^{In}, \mathbf{Z}_j)$ - modelul analitic pentru calculul semnalelor de ieșire;

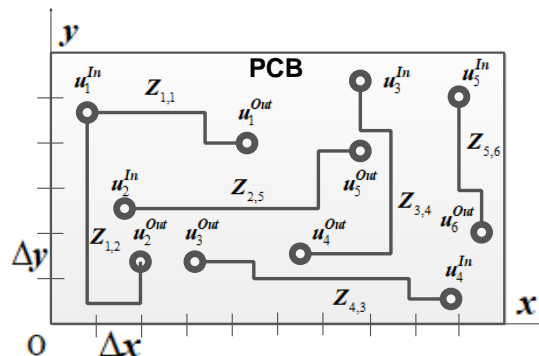


Fig. 1. Definirea plachetei cu cablaj imprimat (PCB).

$$\mathbf{Z} = \begin{bmatrix} \mathbf{Z}_{1,1} & \mathbf{Z}_{1,2} & \dots & \mathbf{Z}_{1,K} \\ \mathbf{Z}_{2,1} & \mathbf{Z}_{2,2} & \dots & \mathbf{Z}_{2,K} \\ \dots & \dots & \dots & \dots \\ \mathbf{Z}_{N,1} & \mathbf{Z}_{N,2} & \dots & \mathbf{Z}_{N,K} \end{bmatrix} - \text{matricea de impedanțe electrice generate de conductoarele respective,}$$

unde $\mathbf{Z}_{i,j} = f_{i,j}(\mathbf{R}_{i,j}, \mathbf{L}_{i,j}, \mathbf{C}_{i,j}), \forall i = \overline{1, N}, j = \overline{1, K}$, $f_{i,j}$ - funcție de calcul, $\mathbf{R}_{i,j}$ - rezistența electrică a conductorului, $\mathbf{L}_{i,j}$ - inductanța conductorului, și $\mathbf{C}_{i,j}$ - capacitatea electrica a conductorului.

Se pune problema de a se dezvolta un model care permite testarea parametrică a plachetei PCB utilizând metode de generare a semnalelor de intrare U^{In} , achiziția concurrentă a semnalelor de ieșire U^{Out} și procesarea digitală a acestor semnale în scopul identificării parametrilor spațiu-timp induși de procesul de propagare a semnalelor electrice în conductoare și influența reciprocă a acestora.

2. Sinteza schemei funcționale

În Figura 2 este prezentată schema funcțională a sistemului pentru procesarea digitală a semnalelor multe-dimensionale în scopul identificării parametrilor spațiu-timp ai plachetelor PCB.

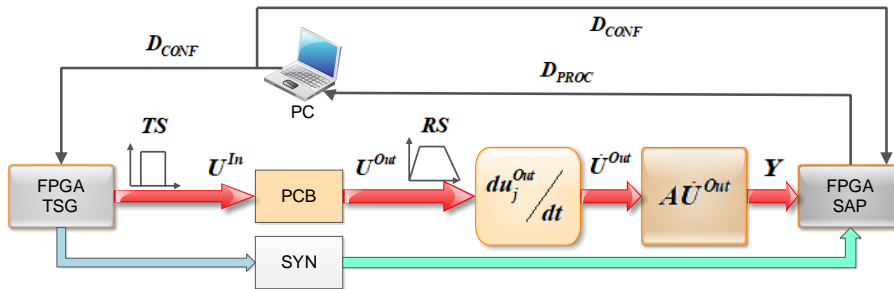


Fig. 2. Schema funcțională a sistemului pentru testarea plachetelor PCB.

Schema funcțională include următoarele componente: **PC** - calculatorul cu aplicația de configurare a circuitelor FPGA și de procesare digitală a semnalelor multe-dimensionale; **FPGA TSG** - generatorul semnalelor de testare; **PCB** - placa cu cablaj imprimat destinată testării; $\frac{du_j^{Out}}{dt}$ - blocul de diferențiere; **$A\dot{U}^{Out}$** - blocul de logică Fuzzy; **FPGA SAP** - blocul de procesare preventivă a datelor; **SYN** - blocul de sincronizare.

În Figura 3 este prezentată forma semnalelor de testare $TS(u_1^{In}, u_2^{In})$ (intrare în placa PCB) și a semnalelor de ieșire $RS(u_1^{Out}, u_2^{Out}, u_3^{Out})$ care conform Figurii 1 formează trasee pe suprafața PCB.

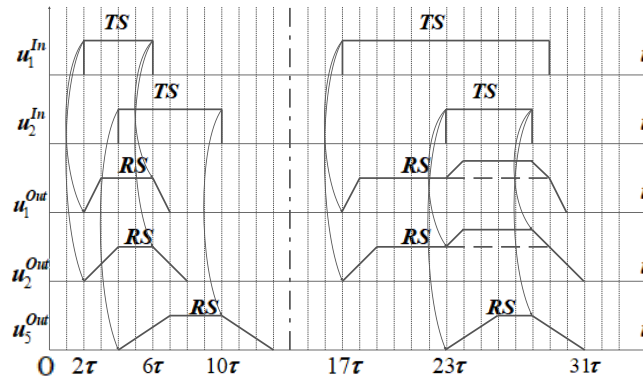


Fig. 3. Forma semnalelor TS și RS .

3. Blocul de logică Fuzzy

Schema funcțională a blocului de logică Fuzzy este prezentată în Figura 4.

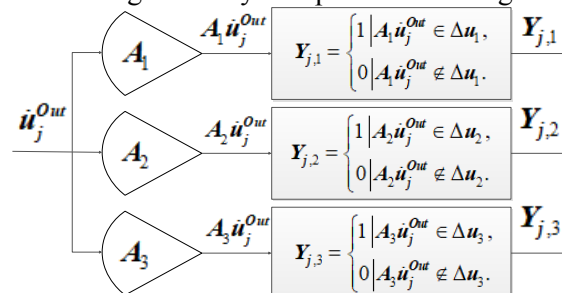


Fig. 4. Schema funcțională a blocului de logică Fuzzy.

Blocul de logică Fuzzy are funcția de a identifica viteza de creștere a potențialului semnalului analizat $\dot{u}_j^{Out} \in \dot{U}^{Out}$. Setul de amplificatoare A_1, \dots, A_3 amplifică nivelul semnalului \dot{u}_j^{Out} până la nivelul de analiză $A_l \dot{u}_j^{Out}, \forall l = \overline{1, 3}$ asupra căruia este aplicat algoritmul de identificare a nivelului de apartenență Fuzzy.

Condiția de apartenență este determinată de expresiile $Y_{j,l} = \begin{cases} 1 & | A_l \dot{u}_j^{Out} \in \Delta u_l, \\ 0 & | A_l \dot{u}_j^{Out} \notin \Delta u_l \end{cases}, \forall l = \overline{1, 3}$. Semnalele $Y_{j,l}, \forall l = \overline{1, 3} \in Y$ sunt utilizate pentru sincronizarea integratorului de calcul a nivelului tensiunii semnalului analizat \dot{u}_j^{Out} în fiecare moment de timp. Prezența mai multor semnale $Y_{j,l}$ permite de a extinde funcționalitatea sistemului prin analiza diferitor forme de semnale \dot{u}_j^{Out} .

4. Modelul de procesare a datelor

Procesarea concurrentă a datelor în spațiu discret de valori este efectuată în baza modelului (1):

$$F(nT) = \begin{bmatrix} \frac{\partial^3 u_1^{In}}{\partial x \partial y \partial z} \\ \frac{\partial^3 u_2^{In}}{\partial x \partial y \partial z} \\ \dots \\ \frac{\partial^3 u_N^{In}}{\partial x \partial y \partial z} \end{bmatrix}^n, n = 0, 1, 2, \dots \quad (1)$$

Unde T este pasul de discretizare.

Valoarea semnalelor de ieșire U^{Out} în fiecare moment de timp n de analiză este calculată în baza modelului (2):

$$U^{Out}(nT) = \begin{bmatrix} \int_0^{nT} (u_1^{Out}(t)) dt \\ \int_0^{nT} (u_2^{Out}(t)) dt \\ \dots \\ \int_0^{nT} (u_K^{Out}(t)) dt \end{bmatrix}^n, n = 0, 1, 2, \dots \quad (2)$$

Sau pentru a trece în spațiu discret vom avea modelul (3):

$$U^{Out}(nT) = \begin{bmatrix} \sum_0^n (\dot{u}_1^{Out}) \\ \sum_0^n (\dot{u}_2^{Out}) \\ \dots \\ \sum_0^n (\dot{u}_K^{Out}) \end{bmatrix}^n, n = 0, 1, 2, \dots \quad (3)$$

Mențiuni

Cercetările efectuate în această lucrare fac parte din tematica tezelor de doctorat planificate în cadrul Departamentului Informatica și Ingineria Sistemelor, FCIM, UTM. Testarea experimentală și funcțională s-a efectuat în cadrul *ICG Engineering SRL, R. Moldova și SCHUNK Electronic Solutions GmbH, Germania*.

Bibliografie

1. DUDGEON, D. and MERSEREAU R. *Multidimensional Digital Signal Processing*, Prentice-Hall, First Edition, 400 p. 1983, ISBN: 978-0136049593.
2. Dmitri CALUGARI, Viorica SUDACEVSCHI, Victor ABABII, Dimitri BORDIAN. System for digital processing of multidimensional signals, *Proceedings of the 9th International Conference on Microelectronics and Computer Science & The 6th Conference of Physicists of Moldova, Chișinău, Moldova, October 19-21, 2017*. pp. 336-339, ISBN 978-9975-4264-8-0.
3. Dmitri CALUGARI, Viorica SUDACESVCHI, Victor ABABII, Dimitri BORDIAN. Evaluarea Timpului de Întârziere în Plăcile de Cablaj Imprimat în Baza Rețelelor Petri Hard Temporizate, *Proceedings of the 9th International Conference on Microelectronics and Computer Science & The 6th Conference of Physicists of Moldova, Chișinău, Moldova, October 19-21, 2017*. pp. 291-293, ISBN 978-9975-4264-8-0.
4. ABABII, Victor; SUDACEVSCHI, Viorica; CALUGARI, Dmitrii; BORDIAN, Dmitrii. Система цифровой обработки многомерных сигналов для оценки функциональности печатных плат. *INTERNATIONAL INNOVATION RESEARCH, Сборник статей VIII Международной научно-практической конференции, Пенза, 27 апреля 2017 г.*, стр. 112-115, ISBN: 978-5-9500235-0-7. (РИНЦ: <https://elibrary.ru/item.asp?id=29050070>).
5. КАЛУГАРЬ, Д.; АБАБИЙ, В.; СУДАЧЕВСКИ, В. Цифровая обработка многомерных сигналов для оценки корректности печатных плат. *Прикладні науково-технічні дослідження : матеріали міжнар. наук.-прак. конф., 5-7 квіт. 2017р. – Івано-Франківськ : Симфонія форте, 2017*. стр. 94, ISBN 978-966-284-110-7.