



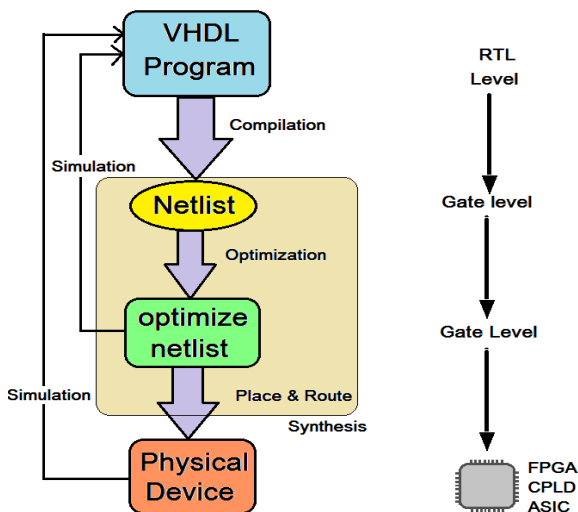
Digitally signed by Technical Scientific Library, TUM  
Reason: I attest to the accuracy and integrity of this document

# UNIVERSITATEA TEHNICĂ A MOLDOVEI

**Viorica SUDACEVSCHI**  
**Viorel CĂRBUNE**     **Igor CALMÎCOV**

## PROIECTAREA CIRCUITELOR DIGITALE CU HDL

### Indicații metodice pentru lucrările de laborator



**Chișinău**  
**2022**

**UNIVERSITATEA TEHNICĂ A MOLDOVEI**  
**FACULTATEA CALCULATOARE, INFORMATICĂ**  
**ȘI MICROELECTRONICĂ**  
**DEPARTAMENTUL INFORMATICĂ**  
**ȘI INGINERIA SISTEMELOR**

**PROIECTAREA CIRCUITELOR DIGITALE**  
**CU HDL**

**Indicații metodice pentru lucrările de laborator**

**Chișinău**  
**Editura „Tehnica-UTM”**  
**2022**

**CZU 004.31:004.436.2(076.5)**

**S 94**

Lucrarea a fost discutată și aprobată pentru editare la ședința Consiliului Facultății Calculatoare, Informatică și Microelectronică, proces-verbal nr. 5 din 14.04.22.

Lucrarea include descrierea teoretică și practică necesară pentru îndeplinirea a patru lucrări de laborator la disciplina *Proiectarea cu dispozitive programabile*, precum și mai multe exemple rezolvate pentru a facilita îndeplinirea lucrărilor.

Indicațiile metodice sunt destinate studenților anului III, programele de studii superioare de licență *Calculatoare și rețele* și *Robotică și mecatronică*, Facultatea Calculatoare, Informatică și Microelectronică pentru a fi utilizate la studierea disciplinei *Proiectarea cu dispozitive programabile*.

Prin problematica pe care o tratează, lucrarea poate fi utilizată și de studenții altor programe de studii, care studiază circuitele numerice și metodele de proiectare a circuitelor logice programabile.

Autori: conf. univ., dr. Viorica Sudacevschi

lect, univ., dr. Viorel Cărbune

conf. univ., dr. Igor Calmîcov

Redactor responsabil: asist. univ. Silvia Munteanu

Recenzent: conf. univ., dr. Victor Ababii

**DESCRIEREA CIP A CAMEREI NAȚIONALE A CĂRȚII DIN RM**

**Sudacevschi, Viorica.**

Proiectarea circuitelor digitale cu HDL: Indicații metodice pentru lucrările de laborator / Viorica Sudacevschi, Viorel Cărbune, Igor Calmîcov; redactor responsabil: Silvia Munteanu; Universitatea Tehnică a Moldovei, Facultatea Calculatoare, Informatică și Microelectronică, Departamentul Informatică și Ingineria Sistemelor. – Chișinău: Tehnica-UTM, 2022. – 67 p.: fig., tab.

Aut. indicați pe vs. f. de tit. – Bibliogr.: p. 65 (6 tit.). – 50 ex.

## CUPRINS

INTRODUCERE .....	4
1. LUCRAREA DE LABORATOR NR. 1.....	7
1.1. Considerații teoretice și practice .....	7
1.2. Desfășurarea lucrării.....	21
Întrebări pentru verificarea cunoștințelor .....	23
2. LUCRAREA DE LABORATOR NR. 2.....	24
2.1. Considerații teoretice și practice .....	24
2.2. Desfășurarea lucrării.....	33
Întrebări pentru verificarea cunoștințelor .....	33
3. LUCRAREA DE LABORATOR 3 .....	35
3.1. Considerații teoretice și practice .....	35
3.2. Desfășurarea lucrării.....	48
Întrebări pentru verificarea cunoștințelor .....	51
4. LUCRAREA DE LABORATOR NR. 4.....	52
4.1. Considerații teoretice și practice .....	52
4.2. Desfășurarea lucrării.....	63
Întrebări pentru verificarea cunoștințelor .....	64
BIBLIOGRAFIE.....	65
ANEXĂ .....	66

## INTRODUCERE

Proiectarea sistemelor digitale cu circuite programabile poate fi efectuată, utilizând limbajele de descriere hardware care oferă metode eficiente de proiectare și sinteză a circuitelor logice. Principala caracteristică a limbajelor HDL este descrierea comportamentului circuitelor hardware independent de modul în care acestea vor fi implementate.

VHDL este un limbaj de descriere hardware. Denumirea de VHDL vine de la Very High Speed Integrated Circuits Hardware Description Language. VHDL este destinat pentru sinteza circuitelor, precum și simularea acestora. Cu toate acestea, deși codul VHDL este pe deplin simulabil, nu toate construcțiile sunt sintetizabile. O motivație fundamentală de a utiliza limbaje de descriere hardware cum ar fi VHDL este faptul că acest limbaj este standardizat, nu depinde de tehnologia circuitelor pe care se implementează codul, este portabil și reutilizabil. După ce este scris codul VHDL, acesta poate fi sintetizat, iar pentru realizarea fizică a circuitului dorit poate fi implementat într-o structură programabilă (de la Altera, Xilinx, Atmel etc.). Este bine cunoscut. În prezent multe circuite complexe (microprocesoare, de exemplu) pot fi concepute, folosind o astfel de abordare. Spre deosebire de programele software care sunt executate secvențial, declarațiile limbajului VHDL sunt concurente (paralele). Din acest motiv, limbajul VHDL este mai degrabă menționat ca un cod și nu ca un program.

Lucrarea este destinată însușirii de către studenți a principiilor de proiectare și verificare a circuitelor digitale, folosind limbajul de descriere hardware VHDL, precum și a tehnicilor de implementare în structuri logice programabile actuale: CPLD și FPGA.

Indicațiile metodice conțin descrierea teoretică și practică necesară pentru îndeplinirea a patru lucrări de laborator la disciplina *Proiectarea cu dispozitive programabile*, precum și

mai multe exemple rezolvate pentru a facilita îndeplinirea lucrărilor.

Prima lucrare de laborator, **Elaborarea unui proiect schematic în mediul de proiectare Quartus II**, are drept obiectiv proiectarea, verificarea și simularea circuitelor logice combinaționale, utilizând descrierea schematică a circuitelor.

Cea de a doua lucrare de laborator, **Sinteza și implementarea circuitelor logice combinaționale**, conține informația necesară pentru realizarea circuitului în limbajul VHDL, folosind codificarea structurală și comportamentală. Este descris în detaliu un exemplu de implementare a unui sumator/scăzător de 4 biți. Circuitul constă din 4 sumatoare complete de un bit, unite consecutiv și 4 porți XOR. Exemplul analizat conține toate codurile VHDL necesare pentru proiectarea sumatorului/scăzătorului.

A treia lucrare de laborator, **Sinteza și implementarea circuitelor logice secvențiale**, este destinată analizei, proiectării, testării și simulării circuitelor logice secvențiale, folosind codificarea comportamentală. Sunt prezentate numeroase exemple de codificare în VHDL a bistabilelor, regiștrilor și numărătoarelor, folosind modul de programare comportamental.

Ultima lucrare de laborator, **Proiectarea și implementarea automatelor de stări finite**, conține informația teoretică necesară pentru studierea automatelor de stări finite, două exemple complete de proiectare a automatelor de stări finite și rezultatele simulării acestor proiecte.

Toate lucrările de laborator vor fi îndeplinite în mediul de dezvoltare software Altera Quartus II.

După îndeplinirea lucrărilor de laborator studenții vor obține următoarele abilități:

- înțelegerea particularităților circuitelor programabile și a procesului de proiectare cu circuite CPLD și FPGA;
- aplicarea unor metode noi de descriere a circuitelor digitale;

- utilizarea limbajului de descriere hardware VHDL pentru descrierea la nivel algoritmic și RTL a diverselor categorii de circuite și sisteme digitale în vederea sintezei și implementării acestora în circuite programabile;

- utilizarea mediului de dezvoltare software Altera Quartus II;

- aplicarea tehnicilor de simulare și verificare funcțională și temporală a sistemelor digitale cu ajutorul limbajelor de descriere hardware;

- proiectarea, modelarea și simularea unor circuite combinaționale și secvențiale în VHDL.

## BIBLIOGRAFIE

1. D. Nicula, Gh. Toacse. Electronica digitală. Vol. II, Ed. Tehnica, 2005.
2. Haba Cristian-Gyozo. Proiectarea avansată cu circuite integrate programabile și limbaje de descriere a componentelor hardware. Iași: Politehnum, 2008.
3. Haba Cristian-Gyozo. Elemente de proiectare cu circuite numerice programabile. Iași: Politehnum, 2005.
4. Douglas L. Perry. VHDL: Programming by example. McGraw Hill, 2002.
5. Bryan Mealy. Free Range VHDL, 2012.
6. M. Cîrstea, A. Dinu, D. Nicula. A Practical Guide to VHDL Design. București: Editura Tehnică, 2000, în limba engleză. ISBN 973-31-1539-8.